

MANUFACTURE OF SEMICONDUCTOR DEVICE AND DEVICE FOR EFFECTING THE MANUFACTURE

Patent Number: JP8017768
Publication date: 1996-01-19.
Inventor(s): KODERA MASAKO; others: 04
Applicant(s): TOSHIBA CORP
Requested Patent: ☐ JP8017768
Application Number: JP19940150161 19940630
Priority Number(s):
IPC Classification: H01L21/304; H01L21/306
EC Classification:
Equivalents: JP3311864B2

Abstract

PURPOSE: To provide a method for manufacturing a semiconductor device and a device for effecting the method for properly flattening a film to be polished by measuring the film thickness of the film to be polished after polishing automatically and at the same time setting an optimum polishing time.
CONSTITUTION: After a wafer 10 is polished, it is moved to a wafer folder 23 while the wafer 10 is sucked at the tipper portion of an optical sensor 31 and for example visible rays are applied to the film to be polished of the wafer 10 from the optical sensor 31 for measurement. The polishing time of the wafer to be polished next is set by a control part 40 based on the actually measured film thickness.

Data supplied from the esp@cenet database - 12

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平8-17768

(43) 公開日 平成8年(1996)1月18日

(51) Int. Cl.⁴

H 0 1 L 21/304

識別記号

3 2 1 E

M

Z

庁内整理番号

F I

技術表示箇所

H 0 1 L 21/306

M

U

審査請求 未請求 請求項の数 7 O L (全 6 頁) 最終頁に続く

(21) 出願番号

特願平8-150161

(22) 出願日

平成6年(1994)6月30日

(71) 出願人 000003078

株式会社東芝

神奈川県川崎市幸区堀川町72番地

(72) 発明者 小寺 雅子

神奈川県川崎市幸区堀川町72番地 株式会

社東芝堀川町工場内

(72) 発明者 竜田 厚

神奈川県川崎市幸区堀川町72番地 株式会

社東芝堀川町工場内

(72) 発明者 三島 志朗

神奈川県川崎市幸区堀川町72番地 株式会

社東芝堀川町工場内

(74) 代理人 弁理士 鈴江 武彦

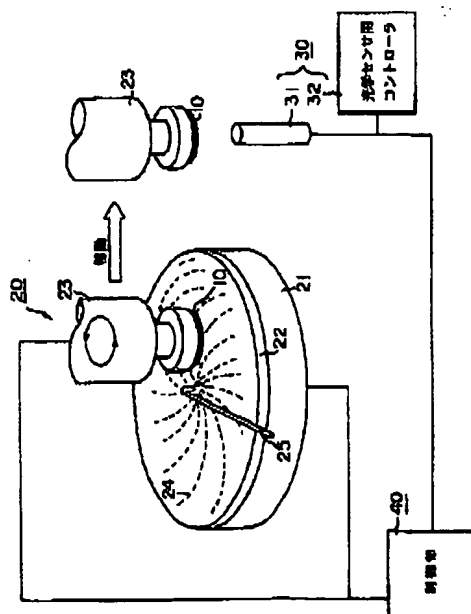
最終頁に続く

(54) 【発明の名称】 半導体装置の製造方法及びそれを実施するための装置

(57) 【要約】

【目的】 自動で研磨後の被ポリッシング膜の膜厚を測定すると共に最適なポリッシング時間を設定し、被ポリッシング膜を良好に平坦化することができる半導体装置の製造方法及びその方法を実施するための装置を提供する。

【構成】 ウェハ10をポリッシングした後、光学センサ31の上方にウェハ10を吸着した状態でウェハホルダ28に移動し、光学センサ31よりウェハ10の被ポリッシング膜に例えば可視光線を照射して測定する。それにより得られた膜厚の実測値をもとに、制御部40にて次にポリッシングするウェハのポリッシング時間を設定する。



1

【特許請求の範囲】

【請求項1】 段差形状の被ポリッシング膜を有する第1及び第2のウェハを準備する工程と、上記第1のウェハの被ポリッシング膜をポリッシングして平坦化する工程と、上記第1のウェハの被ポリッシング膜の膜厚を測定する工程と、上記測定された値に応じて上記第2のウェハのポリッシング時間を設定する工程とを含むことを特徴とする半導体装置の製造方法。

【請求項2】 上記被ポリッシング膜の膜厚を、可視光線若しくは赤外線を用いて測定することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項3】 上記被ポリッシング膜の膜厚を、X線を用いて測定することを特徴とする請求項1記載の半導体装置の製造方法。

【請求項4】 上記被ポリッシング膜の膜厚の測定は、ポリッシングを行う装置の内部で自動で行われることを特徴とする請求項1記載の半導体装置の製造方法。

【請求項5】 被ポリッシング膜を有するウェハをポリッシングする半導体製造装置において、上記ウェハをポリッシングするためのポリッシング部と、上記ウェハをポリッシングした後に、上記ウェハの表面を洗浄及び乾燥するための洗浄部と、上記被ポリッシング膜の膜厚を測定する測定部と、上記測定部の測定結果にもとづきポリッシングを制御する制御部とを具備することを特徴とする半導体製造装置。

【請求項6】 上記測定部は光学センサを有することを特徴とする請求項5記載の半導体製造装置。

【請求項7】 上記測定部は、X線を用いて上記被ポリッシング膜の膜厚を測定する手段を有することを特徴とする請求項5記載の半導体製造装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は半導体装置の表面を平坦化する方法及びその装置に関し、特に半導体装置の表面をCMP (Chemical Mechanical Polishing: 化学的機械研磨) 法により平坦化する場合に関する。

【0002】

【従来の技術】 半導体装置の高密度化・微細化に伴い、半導体装置の表面における段差形状は激しくなっている。そのため、表面を平坦化する方法として、CMP法が注目されている。

【0003】 以下、従来のCMP法を簡単に説明する。この方法では、高低差1 μ m足らずの凹凸を平坦化するため、所望の膜厚になるように正確にポリッシングをストップさせる必要がある。そこで、ポリッシング時間を予め設定し、時間によりポリッシングを制御している。しかしながら、ポリッシングレートに変動がある場合には、所望の平坦化形状を得ることは難しい。

【0004】 ポリッシングレートは、CMP装置における研磨剤、研磨クロス、圧力及び回転数等の研磨条件に

2

依存している。これらの条件を一定に保つことは難しく、例えば研磨クロスをみても、ポリッシングを行うごとに、研磨クロスの表面が変化するためポリッシングレートの低下を招く。図4はポリッシングレートの経時変化の様子を示している。同図によれば、研磨クロスを張り替えた直後には、ポリッシングレートは1000 [A/min] (A: オングストローム) であるが、研磨クロスを4時間使用すると、700 [A/min] まで低下している。さらに研磨クロスを使用すると、ポリッシングレートは急激に低下してしまう。つまり、ポリッシングを行う毎に、研磨クロスの表面が変化するため、ポリッシングレートが変化してしまう。

【0005】 例えば、ポリッシングレートの1000 [A/min] に合わせて、ポリッシング時間tを設定し、その条件の下で、複数枚のウェハをポリッシングするとする。その場合、始めは良好に平坦化される。しかし、4時間経過後、真のポリッシングレートは700 [A/min] に低下している場合、ポリッシング時間が始めの設定時間tのままであると、実際にはポリッシング予定部分の70%しかポリッシングされず、凹凸形状のままである。

【0006】 また、ポリッシングレートの低下に合わせてポリッシング時間を設定することも考えられるが、ポリッシングレートの低下の度合い自体も常に一定でなく、微妙にズレが生じているため、正確なポリッシング終点を得ることは難しい。

【0007】 そこで、このような不都合を防ぐため、ウェハを複数枚ポリッシングする毎に、作業者がポリッシングレートを測定し、ポリッシング時間の設定を見直す作業を行っている。しかし、この見直し作業は多大な時間と手間がかかり、装置のスループットも2分の1以下に下がり問題である。

【0008】

【発明が解決しようとする課題】 上述のように、CMP法を用いて被ポリッシング膜を平坦化する際に、ポリッシング時間はポリッシングレートから算出されており、ポリッシングレートの変化に対応して、最適なポリッシング時間を設定することは容易ではない。正確なポリッシングレートを得るには、作業者が頻繁に被ポリッシング膜の膜厚を測定しなければならず、多大な手間と時間が必要である。

【0009】 それ故に、本発明の第1の目的は、自動で研磨後の被ポリッシング膜の膜厚を測定すると共に最適なポリッシング時間を設定し、被ポリッシング膜を良好に平坦化することが出来る半導体装置の製造方法を提供することである。本発明の第2の目的は、研磨後の被ポリッシング膜の膜厚を自動で測定する手段を有する半導体製造装置を提供することである。

【0010】

【課題を解決するための手段】 本発明による半導体装置

の製造方法は、ウェハ表面に設けられた凹凸のある被ポリッシング膜を平坦化する際に、上記被ポリッシング膜をCMP法により平坦化する工程と、平坦化終了後に被ポリッシング膜の任意の位置の膜厚を同一装置内で測定する工程と、その膜厚の測定結果をそれ以後のウェハの被ポリッシング膜のポリッシング時間の制御にフィードバックする工程とを含む。

【0011】また、本発明による半導体製造装置は、ウェハ表面に設けられた凹凸のある被ポリッシング膜をCMP法により平坦化するポリッシング部と、平坦化終了後に上記被ポリッシング膜の任意の位置の膜厚を測定する測定部と、膜厚の測定結果をフィードバックして次後のウェハの被ポリッシング膜のポリッシング時間を設定する制御部とを含む。

【0012】

【作用】上記半導体装置の製造方法によれば、ポリッシングレートの変化に合わせてポリッシング時間を設定することができる。それにより、被ポリッシング膜を所望の膜厚にまでポリッシングすることが可能であり、常に良好な平坦化することができる。また、上記半導体製造装置によれば、同一装置のなかで、被ポリッシング膜のポリッシングと、被ポリッシング膜の膜厚の測定を自動で行うため、装置のスループットを大幅に向上することができる。

【0013】

【実施例】以下、本発明の実施例について図面を参照して説明する。本発明によるポリッシング方法を説明する。まず、第1のウェハ上の被ポリッシング膜をポリッシングした後、その被ポリッシング膜を膜厚を同一の装置内で測定し、上記第1のウェハにおけるポリッシングレートを算出する。そのポリッシングレートに応じたポリッシング時間を新たに設定する。続いて、第2のウェハ上の被ポリッシング膜を、新たに設定されたポリッシング時間にもとづきポリッシングする。

【0014】次に、ポリッシングレートの算出方法を説明する。図1に示される様に、例えばウェハを、下地膜11上に設けられかつ表面が段差形状を示す被ポリッシング膜12を有する構造とする。研磨前の被ポリッシング膜12の膜厚を T_0 とし（同図(a)）、研磨後の被ポリッシング膜12の膜厚を T_{n+1} とする（同図(b)）。また、被ポリッシング膜12を T_0 から T_{n+1} まで研磨するのに必要なポリッシング時間を t_{n+1} とする。この場合、ポリッシングレート R_{n+1} は、 $R_{n+1} = k \times (T_0 - T_{n+1}) / t_{n+1}$ …… (1)
k：定数
によって求められる。

【0015】また、被ポリッシング膜の膜厚の測定方法を説明する。第1の方法として光学的に測定する。被ポリッシング膜が絶縁膜（ SiO_2 、 Si_3N_4 等）若しくは半導体膜（多結晶シリコン膜、非晶質シリコン膜等）で

ある場合、その被ポリッシング膜に可視光線若しくは赤外線領域の光を照射して膜厚を測定する。可視光線の波長領域として200nm以上800nm以下を用いることができるが、480nm以上790nm以下を用いることが望ましい。また、赤外線の波長領域として2.5 μm 以上25 μm 以下を用いることができる。

【0016】また、第2の方法として、X線を用いて被ポリッシング膜の膜厚を測定する。被ポリッシング膜が金属膜（W、Ti、TiN、Al、Cu等）からなる単一膜若しくは上記金属を含む合金膜あるいはこれらの積層膜である場合に、被ポリッシング膜をX線を照射して測定する。この場合、X線を外部に漏らさないようにする必要がある。

【0017】更に、第3の方法として、 ρs メータを用いて被ポリッシング膜が金属または金属合金膜である場合に、その抵抗を測ることにより、被ポリッシング膜の膜厚を測定することも可能である。

【0018】尚、被ポリッシング膜の膜厚の測定は、ポリッシング終了後、被ポリッシング膜の洗浄前または洗浄後に行うことも可能であるが、表面を洗浄及び乾燥した後にすることが望ましい。それにより、ポリッシングの際に付着した研磨剤及び研磨屑などが除去され、より正確な膜厚の測定を行うことができる。

【0019】以下、上記ポリッシング方法を具体的に説明する。尚、ポリッシングされる複数枚のウェハは同一構造とする。CMP装置の研磨クロスを取り替えてポリッシングを開始するときに、ポリッシングレートを検出するために、サンプル用のウェハaをポリッシングする。研磨前の被ポリッシング膜の膜厚は T_0 とする。まず、ウェハaをポリッシング時間 t_1 に基づいてポリッシングし、研磨後の被ポリッシング膜の膜厚 T_1 を測定する。その後、上記(1)式を用いて、ポリッシングレート R_1 を算出する。その R_1 に応じて次にポリッシングされるウェハbのポリッシング時間 t_2 を設定する。次に、ウェハbをポリッシング時間 t_2 に基づいてポリッシングする。その後、被ポリッシング膜の膜厚を測定し、上記(1)式を用いてポリッシングレート R_2 を算出する。このとき、次にポリッシングされるウェハcのポリッシング時間 t_3 は、 $t_3 = t_2 \times R_2 / R_1$ によって求められる。以下、同様の手順によりポリッシングする。

【0020】このように、上記ポリッシング方法によれば、被ポリッシング膜の膜厚の実測値をもとにポリッシング時間を設定するため、研磨クロス等の研磨条件が変化したとしても、常に被ポリッシング膜を所望の膜厚にまでポリッシングすることが可能である。

【0021】尚、上記ポリッシング方法において、被ポリッシング膜の膜厚の測定は、全てのウェハについて行うことも可能であり、複数枚毎に行うことも可能である。次に、上記ポリッシング方法を実施するためのCM

P装置を説明する。図2によれば、CMP装置は、ポリッシング前のウェハを収容するロード部13と、ウェハをポリッシングするCMP部20と、ロード部13からCMP部20にウェハを搬送する搬送部14と、ポリッシング後のウェハを洗浄するための洗浄及び乾燥部15と、ポリッシング後のウェハを収容するアンロード部18からなる。洗浄及び乾燥部15は、リンスステージ、スクラバー洗浄ステージ、スクラバー及びスピンドライステージを有する。被ポリッシング膜の膜厚の測定は、上記スクラバー及びスピンドライステージで行ってもよいし、別の専用ステージを用意してもよい。本発明によるCMP装置では、CMP部20と洗浄及び乾燥部15と同一装置内にあり、更に後述する膜厚測定手段も同一装置内に設けられる。

【0022】上記CMP部と膜厚測定手段との関係を図3を参照して説明する。CMP部20は定盤21と、定盤21上に張られた研磨クロス22と、定盤21の上方に設けられウェハ10を保持するウェハホルダ23と、スラリー24を研磨クロス22上に供給するスラリー供給管25とを有する。スラリー供給管25からスラリー24が研磨クロス22上に滴下され、ウェハ10はウェハホルダ23により加圧されて研磨クロス22およびスラリー24でポリッシングされる。その際、ウェハホルダ23及び定盤21はそれぞれ回転している。

【0023】その後、被ポリッシング膜の膜厚測定手段30を用いて測定する。膜厚測定手段30として、例えば光学センサ31と光学センサ用コントローラ32とを用いる。光学センサ31の上方にウェハ10を吸着した状態でウェハホルダ23に移動し、光学センサ31よりウェハ10の被ポリッシング膜に例えば可視光線を照射して測定する。それにより得られた膜厚の実測値をもとに、上記ポリッシング方法に示したように、制御部40にて、次にポリッシングするウェハのポリッシング時間を設定する。尚、ここでは洗浄前にウェハホルダ23に付いた状態のウェハで膜厚測定を行っているが、洗浄中または洗浄後に洗浄ステージ（図示せず）で膜厚測定をしてもよい。

【0024】また、被ポリッシング膜の膜厚を特定の電位位置で行う場合に、ウェハの位置合わせが必要であれば、ウェハホルダの移動で行う。更に、非常に正確な位置合わせを必要とする場合は専用の測定ステージ（図示せず）を設けてもよい。

【0025】尚、図3は膜厚測定手段として光学センサを用いた場合であるが、上記ポリッシング方法で詳述したように、X線測定器及び ρs メータを用いることもできる。

【0026】

【発明の効果】本発明によるポリッシング方法によれば、変化するポリッシングレートに応じて、ポリッシング時間を設定することができる。研磨過少または過多となることなく、常に一定の平坦化形状を与えることができる。また、本発明のCMP装置によれば、被ポリッシング膜の膜厚を自動で測定し、ポリッシング時間を制御することができるので、従来のように作業者が頻りに被ポリッシング膜の膜厚を測定してポリッシング時間の設定を見直す必要がない。従来、作業者はウェハを数枚ポリッシングする毎にポリッシング時間の設定の見直し作業を行っていたため、24枚のウェハをポリッシングするのに4時間以上の時間がかかっていた。しかし、本発明によれば、2時間程度の所要時間で済むようになり、装置のスループットも2倍以上に向上した。また作業者の手間も大幅に省くことができ、大きな省人効果があった。

【図面の簡単な説明】

【図1】ポリッシング前のウェハの状態を示す断面図(a)と、ポリッシング後のウェハの状態を示す断面図(b)である。

【図2】本発明によるCMP装置の構成を模式的に示す図である。

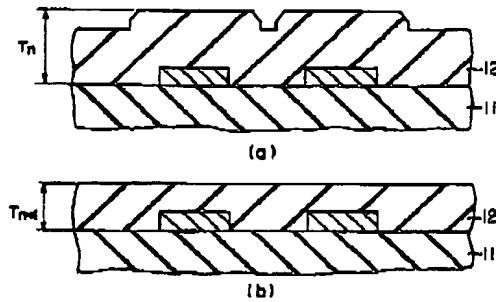
【図3】CMP部と膜厚測定手段との関係を模式的に示す概略図である。

【図4】研磨クロス張り替え時間とポリッシングレートの経時変化の関係を示すグラフ図である。

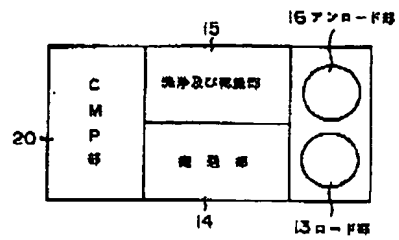
【符号の説明】

10…ウェハ、11…下地膜、12…被ポリッシング膜
13…ロード部、14…搬送部、15…洗浄及び乾燥部、18…アンロード部
20…CMP部、21…定盤、22…研磨クロス、23…ウェハホルダ
24…スラリー、25…スラリー供給管
30…膜厚測定手段、31…光学センサ、32…光学センサ用コントローラ
40…制御部

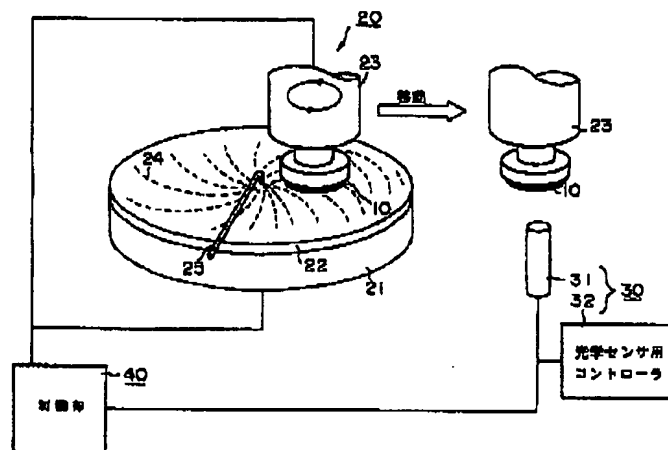
【図1】



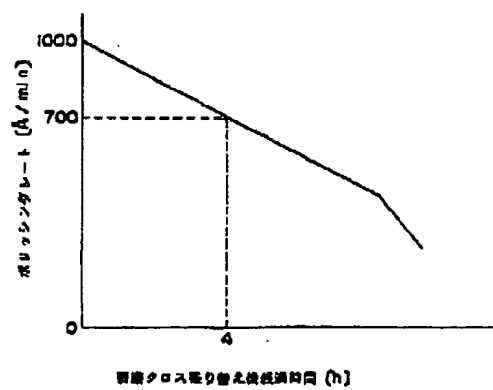
【図2】



【図3】



【図4】



(6)

特開平8-17768

フロントページの続き

(51) Int. Cl.⁸
H01L 21/306

識別記号 庁内整理番号 F I

技術表示箇所

(72) 発明者 矢島 比呂海
神奈川県川崎市幸区堀川町72番地 株式会
社東芝堀川町工場内

(72) 発明者 青木 利一郎
神奈川県川崎市幸区堀川町72番地 株式会
社東芝堀川町工場内